

# 大师高级课程系列之

## 锁相环设计：用于频率生成和调制的锁相环

### PLL Design: PLLs for frequency generation and modulation

2022年04月21日 - 22日 | 上海

#### 一、为什么参加：

锁相环 (PLL) 在现代通信系统中发挥着关键作用，不仅用于频率生成，还用于频率调制。然而，先进 CMOS 技术中的传统 PLL 存在可扩展性差、环路参数可变性和漏电流问题。因此，最近考虑到性能、功率和成本，提出了多样化的 PLL 架构和电路技术，从而使电路设计者比以往更难选择合适的设计方案。本讲座深入介绍了为电路设计人员量身定制的 PLL 基础知识。然后，将介绍系统观点和实际电路设计方面。此外，还将讨论各种 PLL 架构（模拟/数字/混合）、基于 PLL 的调制方法和设计挑战。

The phase-locked loop (PLL) plays a critical role in modern communication systems not only for frequency generation but also for frequency modulation. However, the traditional PLL in advanced CMOS technology suffers from poor scalability, loop parameter variability and leakage current problems. Accordingly, diversified PLL architectures and circuit techniques have been recently proposed in consideration of performance, power and cost, thus making it more difficult for circuit designers to choose the right design solution than ever. This lecture gives some insight into PLL basics tailored for circuit designers. Then, system perspectives and practical circuit design aspects will be presented. Furthermore, various PLL architectures (analog/digital/hybrid), PLL-based modulation methods, and design challenges will be discussed.

#### 二、学习目标：

从基础到高级架构的 PLL 讲座，将涵盖系统视角以及为 IC 设计人员量身定制的实用电路设计方面。通过本次讲座学员将从系统角度和各种应用的电路设计方面深入了解锁相环。

PLL lecture from basics to advanced architectures, covering system perspectives and practical circuit design aspects tailored for IC designers. This lecture gives insights into phase-locked loops with system perspectives and circuit design aspects for various applications.

#### 三、谁应该参加：

---

参加本课程需要具备基本的模拟和混合信号电路设计的基础知识, 对锁相环感兴趣的设计工程师, 设计经理, 在校的高年级本科生、研究生等。

Advanced undergraduate or graduate students and practicing engineers who wish to develop a solid knowledge of PLL. A basic knowledge of analog and mixed-signal circuit design is assumed.

#### 四、课程主办单位:

上海林恩信息咨询有限公司

上海集成电路技术与产业促进中心

#### 五、课程安排

课程时间: 2022 年 04 月 21 日—22 日 (2 天)

报到注册时间: 2022 年 04 月 21 日, 上午 8:30-9:00

课程地点: 上海集成电路技术与产业促进中心 (上海市浦东新区张东路 **1388** 号 **21** 幢)

#### 五、课程注册费用

课程注册费用 4600 元/人 (含授课费、场地租赁费、资料费、课程期间午餐), 学员交通、食宿等费用自理 (报名回执表中将提供相关协议酒店信息供选择)。

优惠折扣: 在校学生注册费用 3000 元/人;

4 人以上团体报名优惠可协商;

#### 六、报名方式

请各单位收到通知后, 积极选派人员参加。报名截止日期为 2022 年 04 月 18 日, 请在此日期前将报名回执表发送 Email 至:

邮件: [steven.yu@lynneconsulting.com](mailto:steven.yu@lynneconsulting.com)

报名咨询电话: 021-59878665;

或者添加微信: 136 7161 3108 (手机), 暗号: PLL 课程。

**关于付款:**

---

请于 04 月 18 日前将全款汇至以下账户。并备注（PLL 课程+单位/学校+姓名）

银行信息：

户 名：上海林恩信息咨询有限公司

开户行：上海银行曹杨支行

帐 号：31658603000624127

支付宝信息：

公司名称：上海林恩信息咨询有限公司

支付宝账号：steven.yu@lynneconsulting.com

## 七、课程具体安排

### 第一天：

#### 1. Phase-lock basics tailored for IC designers

- 1.1. PLL loop dynamics and transient performance
- 1.2. Basic system parameters

#### 2. System design perspectives

- 2.1. Phase noise and jitter
- 2.2. Spur generation
- 2.3. Settling time
- 2.4. Bandwidth optimization

#### 3. Practical circuit design aspects

- 3.1. Building blocks
- 3.2. Key design aspects
- 3.3. Analog vs. digital design

#### 4. Digital-intensive PLLs

#### 5.

- 4.1. DPLL architectures and design issues
- 4.2. Digital PLL with 1-bit TDC
- 4.3. Hybrid PLL

### 第二天：

#### 6. Fractional-N PLLs

- 5.1. Frequency synthesis overview
- 5.2. Delta-Sigma fractional-N PLL
- 5.3. Quantization noise reduction method



---

## 6. PLL-based frequency modulation

- 6.1. One-point modulation
- 6.2. Two-point modulation
- 6.3. Two+-point modulation

## 7. Noise coupling in PLL

- 7.1. Substrate noise coupling effect
- 7.2. Noise coupling reduction

## 8. Evolution of monolithic PLLs

### 八、教授简介

Woogeun Rhee (李宇根)

清华大学微电子与纳电子学系教授

#### (一) 个人简历



1993 年获加州大学洛杉矶分校电气工程硕士学位；  
2001 年获伊利诺伊大学厄本那香槟分校电气与计算机工程博士学位；  
1997 年至 2001 年，李宇根教授服务于位于美国加州纽波特海滩的科胜讯系统公司 (Conexant Systems)，担任主要工程师，主要负责了低功耗低成本分数型频率合成器的设计与研发；  
2001 年至 2006 年，李宇根教授就职于 IBM 托马斯·J·沃森研发中心 (Yorktown Heights, 纽约)，针对高速输入输出串行接口时钟进行研究，包括低相位抖动的锁相环路、时钟与数据恢复电路以及片上可测性管理单元；  
2006 年 8 月，李宇根教授加入清华大学微电子与纳电子学系并于 2011 年 9 月获教授职称。

#### (二) 研究领域

李宇根教授主要领导的研究方向：用于下一代无线系统的短距离低功率无线电以及有线与无线传输系统的低功耗片上时钟/频率生成器电路设计研究。

#### (三) 机构任职及荣誉

李宇根教授拥有相关领域的 24 项美国专利，是固态电路学会的前 Officio AdCom 以及 IEEE 固态电路学会杰出讲师 (2016-2017)，当前担任 IEEE JOURNAL OF SOLID-STATE CIRCUITS 的副主编。他曾担任 IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS PART-II: EXPRESS BRIEFS (2008-2009) 和 IEEE JOURNAL OF SOLID-STATE CIRCUITS 2012 年 11 月和 2013 年 11 月特刊的客座编辑。此外，他曾数次担任 IEEE 会议成员，包括 ISSCC (2012-2016)，CICC 和 A-SSCC。目前担任 A-SSCC2021 的 TPC 主席。