

大师高级课程系列之

高性能和高速模数转换器设计

High-Performance and High-Speed Analog to Digital Converter

2019年06月18日-19日 | 上海

一、为什么参加：

模数转换器是许多现代电子系统的关键组成部分。一旦模拟信号被采样和量化，它就提供了大量的数字信号以满足系统处理要求。随着许多宽带系统的广泛应用，我们对高速ADC的需求不断增加。在本次ADC课程中，我们将首先概述ADC的基础知识以及决定ADC性能的各种技术限制。然后我们将讨论几个关键的构建模块，包括采样和比较器，并使用常用的高速操作设计技术分析它们的实现非理想性。在架构层面，我们将回顾几种流行的支持高速运行的ADC架构，包括全并行、逐次逼近和基于时间的ADC。最后，我们将研究时间交织技术，以进一步提高任意给定的ADC架构的速度。我们将分析降低其性能的误差机制以及解决这些问题的常用技术。在整个课程中，我们将提供处理分析的方法技术以及最先进的设计实例。

Analog-to-digital converter is one critical building block for many modern electronic systems. Once the analog signal is sampled and quantized, it provides abundant digital signal processing opportunities to meet the system requirement. Recently, there is an increasing demand for high-speed ADCs due to many wideband system applications. In this ADC lecture, we will first overview the basics of the ADC and various technology limitations that dictate the performance of the ADCs. We will then discuss several critical building blocks, including sampling and comparators, and analyze their implementation non-idealities with commonly used design techniques for high-speed operation. At the architecture level, we will review several popular ADC architectures that enable high speed operation, including Flash, Successive Approximation, and time-based ADCs. Lastly, we will examine the time-interleaving technique to further improve the speed of any given ADC architecture. We will analyze the error mechanisms that degrade its performance and the commonly used techniques to tackle the issues. Throughout the lecture, we will provide analytical analyses as well as state-of-the-art design examples.

二、谁应该参加：



参加本课程需要具备基本的模拟电路知识，对 ADC 感兴趣的设计工程师，设计经理，在校的高年级本科生、研究生等。

Advanced undergraduate or graduate students and practicing engineers who wish to develop a solid knowledge of ADC. A basic understanding of analog circuits is assumed.

三、课程主办单位：

上海林恩信息咨询有限公司
上海集成电路技术与产业促进中心

四、课程安排

课程时间：2019 年 06 月 18 日-19 日（2 天）

报到注册时间：2019 年 06 月 18 日，上午 8:30-9:00

课程地点：**上海集成电路技术与产业促进中心（上海市浦东新区张东路 1388 号 21 幢）**

五、课程注册费用

课程注册费用 4800 元/人（含授课费、场地租赁费、资料费、课程期间午餐），学员交通、食宿等费用自理（报名回执表中将提供相关协议酒店信息供选择）。

优惠折扣：在校学生注册费用 3500 元/人；

4 人以上团体报名优惠可协商；

六、报名方式

请各单位收到通知后，积极选派人员参加。报名截止日期为 2019 年 06 月 17 日，请在此日期前将报名回执表发送 Email 至：

邮件：steven.yu@lynneconsulting.com

报名咨询电话：021-51096090；

或者添加微信：136 7161 3108（手机），暗号：ADC 课程。

关于付款：

请于 06 月 17 日前将全款汇至以下账户。并备注（ADC+单位/学校+姓名）

银行信息：

户名：上海林恩信息咨询有限公司

开户行：上海银行曹杨支行
帐号：31658603000624127

支付宝信息：

公司名称：上海林恩信息咨询有限公司
支付宝账号：pay@lynneconsulting.com

七、课程具体大纲

Lecture 1: ADC Basics and Technology Constraints- ADC 基础知识和技术限制

- Quantization-量化
- Sampling theory-采样理论
- Performance metrics-性能指标
- Technology Variability, Mismatches, Scaling-技术可变性、失配、缩放尺度

Lecture 2: Sample and Hold-采样和保持

- Implementation non-idealities analyses-实现非理想特性分析
- Noise-噪声
- Jitter analyses-抖动分析
- Design techniques and examples-设计技巧和实例

Lecture 3: Comparators-比较器

- Implementation non-idealities-实现非理想特性分析
- Speed optimization-速度优化
- Noise-噪声
- Offset-偏移
- Design techniques and examples-设计技巧和实例

Lecture 4: Flash ADC-全并行 ADC

- Architecture-架构
- Implementation Considerations-实现注意事项
- Subranging, folding techniques-排列、折叠技术
- Design techniques and examples-设计技巧和例子

Lecture 5: Successive Approximation ADC-逐次逼近型 ADC

- Architecture-架构
- Circuit Implementations-电路实现



-
- Redundancies-冗余
 - Calibrations-校准

Lecture 6: Successive Approximation ADC-逐次逼近型 ADC

- Asynchronous SAR-异步 SAR
- More Speed enhancement techniques-更快速度增强技术
- Hybrid architectures based on SAR-基于 SAR 的混合架构
- Design examples-设计实例

Lecture 7: Time-based ADC-基于时间 ADC

- Architectures-架构
- Design considerations-设计考虑因素
- Circuit implementations-电路实现
- Non-uniform sampling ADC-非均匀采样 ADC

Lecture 8: Time Interleaved ADC-时钟交错 ADC

- Design consideration-设计考虑
- Error mechanisms-误差机制
- Calibrations-校准
- Design techniques and examples-设计技巧和实例

八、教授简介

Mike Shuo-Wei Chen 教授



Mike Shuo-Wei Chen 教授于 1998 年获国立台湾大学学士学位，2002 年和 2006 年于加州大学伯克利分校分别获得电气工程硕士和博士学位，他是南加州大学电气工程系的副教授，并担任 Colleen 和 Roberto Padovani 早期职业主席。

作为研究生，他提出并论证了异步 SAR ADC 架构，该架构目前已被用于工业中的低功耗高速模数转换产品。加入南加州大学后，他领导模拟混合信号电路组，专注于高速低功耗数据转换器、生物启发/生物医学电子、RF 频率合成器、支持 DSP 的模拟电路和系统。他的研究小组

一直在探索超越技术限制的新电路架构，例如他们最近在 PA，ADC，DAC 和 PLL 方面的工作。从 2006 年到 2010 年，他一直是 Atheros Communications（现为 Qualcomm）的模拟 IC 团队的成员，

致力于各种无线通信产品的混合信号电路和 RF 电路。

陈博士于 2014 年获得 NSF 教师早期职业发展 (CAREER) 奖、DARPA 青年教师奖 (YFA), 2006 年 IC 设计杰出学生奖和 2000 年加州大学董事会奖学金。他还在 1994 年的亚洲太平洋数学奥林匹克竞赛中获得了荣誉奖。在学术兼职方面, 陈博士一直担任 IEEE Solid-State Circuits Letters (SSC-L)、IEEE Transactions on Circuits and Systems II: Express Briefs (TCAS-II) 的副主编。以及 IEEE 固态电路学会的程序委员会委员, 如 IEEE 国际固态电路会议 (ISSCC), IEEE VLSI 电路研讨会和 IEEE 定制集成电路会议 (CICC)。

