

# 大师高级课程系列之

## 静电放电 (ESD) 和电过载 (EOS) : 器件、电路和系统 - 从先进技术到未来技术 Electrostatic Discharge (ESD) and Electrical Overstress (EOS): Devices, Circuits and Systems – From Advanced to Future Technologies

2018年11月05日 - 06日 | 上海

### 一、为什么参加:

随着技术从微电子技术扩展到纳米电子学, 静电放电 (ESD) 和电过载 (EOS) 继续影响半导体制造、半导体元件、元器件封装和系统。本课程从组件和系统的角度讲授故障分析、测试和设计, 介绍静电放电 (ESD) 和电过载 (EOS) 的基本原理。本教程提供了 ESD 和 EOS 现象、测试、电路设计和设计策略的清晰图像。本教程将介绍半导体芯片封装测试和设计方面的进展。

本次课程内容涵盖了:

- 静电放电 (ESD) 和电过应力 (EOS) 的基础知识, 从物理学、时间尺度、安全工作区域 (SOA) 到现象的物理模型;
- 半导体器件、电路和系统中的 ESD 和 EOS 故障, 讨论组件和封装的故障分析技术和工具;
- 讨论静电放电 (ESD) 模型和测试 (例如人体模型 (HBM)、带电设备模型 (CDM)、电缆放电事件 (CDM), 带电电路板事件 (CBE)) 到系统级 IEC 61000-4 -2 测试事件) 以及随着系统的发展它们如何变化;
- ESD design of ESD circuitry for receivers, I/O, ESD power clamps for digital, analog, mixed signal, and radio frequency (RF) circuitry;
- 用于接收器、I / O、数字、模拟、混合信号和射频 (RF) 电路的 ESD 设计;
- ESD 设计版图和用于 ESD 电路设计的自动化设计工具;
- 展示混合信号 EOS 中的 ESD 设计和 EMC 故障分析扫描方法以及当前的重建技术和未来的 2-D, 2.5-D 和 3-D ESD 和 EOS 设计问题和策略。

Electrostatic Discharge (ESD) and Electrical Overstress (EOS) continue to impact semiconductor manufacturing, semiconductor components, component packages, and systems as technologies scale from microelectronics to nanoelectronics. This course teaches the fundamentals of electrostatic discharge (ESD) and electrical overstress (EOS), from a failure analysis, testing, and design in components and systems perspective. The

---

course provides a clear picture of ESD and EOS phenomena, testing, circuit design, and design strategies. The course will address advancements in testing and design on semiconductor chips, and packages.

The course provides extensive coverage on:

- Fundamentals of electrostatic discharge (ESD) and electrical overstress (EOS), from physics, time scales, safe operating area (SOA), to physical models for phenomena;
- ESD and EOS failures in both semiconductor devices, circuits and systems; failure analysis techniques and tools for components and packages will be discussed;
- Discussion of electrostatic discharge (ESD) events and testing (e.g. such as human body model (HBM), charged device model (CDM), cable discharge events (CDM), charged board events (CBE), to system level IEC 61000-4-2 test events) and how these are changing as systems evolve;
- ESD design of ESD circuitry for receivers, I/O, ESD power clamps for digital, analog, mixed signal, and radio frequency (RF) circuitry;
- ESD design layout and automated design tools for design of ESD circuitry;
- ESD design in mixed signal EOS and EMC scanning failure analysis scanning methods to current reconstruction techniques will be shown; and
- Future 2-D, 2.5-D and 3-D ESD and EOS design issues and strategies.

## 二、谁应该参加：

本课程是为几类设计师开发的：

- \* ESD / EMC，模拟 IP 模块和电路设计团队的经理及其设计人员。
- \* ESD 专家/工程师，工程师与工程/质量，系统工程师相关
- \*具有 ESD 经验的设计师，更新他们的 ESD 知识，并根据当前的设计程序调整他们的经验。

### **This course has been developed for several categories of designers:**

- \* Managers of design teams of ESD/EMC, analog IP blocks and circuits, and their designers.
- \* ESD Specialist/Engineer、 Engineers correlated with Engineering/Quality、 System Engineer
- \* Designers with ESD experience, to update their ESD knowledge and to tune their experience to the present-day design procedures.

## 三、课程主办单位：

上海林恩信息咨询有限公司

上海集成电路技术与产业促进中心

## 四、课程安排

---

课程时间：2018 年 11 月 05 日—06 日（2 天）

报到注册时间：2018 年 11 月 05 日，上午 8:30-9:00

课程地点：上海集成电路技术与产业促进中心（上海市浦东新区张东路 **1388** 号 **21** 幢）

## 五、课程注册费用

课程注册费用 4500 元/人（含授课费、场地租赁费、资料费、课程期间午餐），学员交通、食宿等费用自理（报名回执表中将提供相关协议酒店信息供选择）。

优惠折扣：在校学生注册费用 3000 元/人；

4 人以上团体报名优惠可协商；

## 六、报名方式

请各单位收到通知后，积极选派人员参加。报名截止日期为 2018 年 11 月 02 日，请在此日期前将报名回执表发送 Email 至：

邮件：steven.yu@lynneconsulting.com

报名咨询电话：021-51096090；

或者添加微信：136 7161 3108（手机），暗号：ESD 课程。

### 关于付款：

请于 11 月 02 日前将全款汇至以下账户。并备注（ESD 课程+单位/学校+姓名）

银行信息：

户名：上海林恩信息咨询有限公司

开户行：上海银行曹杨支行

帐号：31658603000624127

支付宝信息：

公司名称：上海林恩信息咨询有限公司

支付宝账号：pay@lynneconsulting.com

## 七、课程具体安排

第一天：**11 月 05 日**（星期一）

第一节：ESD 基本原理

- 
- **ESD 简介**
    - ESD 来源
    - 模型
  - **ESD 模型简介**
    - 人体模型 (HBM)
    - 机器模型(MM)
    - 带电设备模型 (CDM)
    - 电缆放电事件 (CDE)
    - 传输线脉冲测试 (TLP)
  - **失效模型简介**
    - 安全工作区 (SOA)
    - Tasca 模型
    - Wunsch-Bell 模型
    - Dwyer Campbell Franklin 模型

## 第二节： 失效机制

- **ESD 失效**
  - 器件失效 – MOSFET 晶体管失效
  - 器件失效 - 双极性晶体管 (BJT)
  - 器件失效 - 异质结双极晶体管(HBT)
- **EOS 失效**
  - 器件级别
  - 引线
  - 封装
  - 印刷电路板
- **Latchup 闩锁失效**
  - 芯片级别
  - 引线
  - 封装
  - 印刷电路板

## 第三节： ESD 测试

- **ESD 人体模型测试简介**
  - 晶圆级测试
  - 封装元件测试
  - 双针 HBM 测试
- **ESD 机器模型测试简介**
  - 晶圆级
  - 封装元件测试
- **ESD 电缆放电事件测试**
  - CDM 测试



---

CDM

- **传输线脉冲响应 (TLP) 测试简介**  
ESD 来源  
TLP 方法
- **超快传输线响应(VF-TLP) 测试简介**  
ESD 来源  
VF-TLP 方法

#### 第四节： 系统级测试

- **ESD/EMC 简介**  
扫描方法  
填充 PCB 扫描方法  
无载 PCB 扫描方法
- **系统级电流重建**  
方法  
当前重建结果

### 第二天： 11 月 06 日（星期二）

#### 第五节： ESD 电路

- **I/O 接收机网络**  
HBM 电路  
基于 HBM – Diode 网络  
基于 HBM – MOSFET 网络
- **I/O 接收机网络和 CDM 电路**  
CDM 电路  
基于 CDM – Diode 网络  
基于 CDM – MOSFET 网络
- **ESD 功率钳制**  
MOSFET RC 触发功率钳制  
双极型 ESD 功率钳制  
GGNMOS ESD 功率钳制  
平面规划

#### 第六节： ESD 版图和设计 - 平面规划

- **模拟 ESD 电路**  
模拟 ESD 设计实例  
模拟 ESD 网络
- **射频 ESD 电路**  
RF 设计实例



---

RF I/O ESD 电路  
RF ESD 功率钳制

## 第七节： ESD 版图和设计 - 平面规划和布局

- **数字 ESD 电路**  
数字 ESD 设计和版图  
数字电路布局实例
- **射频 ESD 电路**  
RF 设计和版图实例  
RF I/O ESD 电路  
RF ESD 功率钳制
- **模拟 ESD 电路**  
模拟 - 数字混合信号  
模拟 ESD 设计实例  
模拟 ESD 网络

## 第八节： ESD 和闩锁

- **Latchup 机制**  
闩锁理论  
寄生晶体管  
闩锁和 CMOS
- **闩锁机制和布局**  
闩锁和保护环  
闩锁和 I/O  
ESD 和 I/O 布局  
I/O 核心布局  
Digital-Analog-RF 布局

## 第九节： ESD 设计策略

- **ESD 设计**  
手工设计  
自动化设计方法  
参数化单元 ESD 设计
- **ESD 检查和验证**  
方法
- **ESD 综合设计实例**  
ESD 基本规则  
ESD 设计手册文档  
ESD 设计手册  
ESD 检查和验证



## 八、教授简介

Steven H. Voldman 博士

*静电放电 (ESD) 领域的第一位 IEEE Fellow*

*中文版的 ESD: 电路与器件; ESD: 射频 (RF) 技术与电路; ESD 设计与综合原著作者*



Steven H. Voldman 博士静电放电 (ESD) 领域的第一位 IEEE Fellow，基于对 CMOS、绝缘体上硅和硅锗技术的 ESD 保护贡献。他 1979 年在布法罗大学工程科学专业获得学士学位；1981 年获得来自麻省理工学院 (MIT) EE 第一个硕士学位；1986 年获得第二个 Engineering Physics 硕士学位，1991 年获得佛蒙特大学电子工程博士学位，隶属于 IBM 的驻地研究员项目。

Voldman 是 IBM、Qimonda、Intersil、TSMC、三星电子公司和 Silicon Space Technology / VORAGO Corporation 的半导体开发成员。他的研究和开发包括软错误率 (SER)、宇宙射线、栅极感应漏极泄漏机制、DRAM 泄漏、闩锁、ESD 和 EOS。

他发起了一个大学讲座计划，旨在为国际大学教师和学生带来讲座和互动；该计划已覆盖美国、韩国、新加坡、台湾、马来西亚、菲律宾、泰国、印度、塞内加尔、斯威士兰和中国的 45 所大学。Voldman 博士讲授关于 ESD、闩锁、专利和发明的短期课程。Voldman 博士负责启动 ESD 学生章节章程，并与电子科技大学合作建立了第一个 ESD 协会学生章节。

Voldman 博士是关于 ESD、EOS 和闩锁的第一本系列著作的作者（十本书）：ESD：物理与器件；ESD：电路与器件；ESD：电路与器件第二版；ESD：射频 (RF) 技术与电路；闩锁；ESD：失效机制与模型；ESD 设计与综合；ESD 基础：从半导体制造到产品使用；电过载 (EOS)：器件、电路与系统；ESD：模拟电路与设计；ESD 测试：从组件到系统；以及“硅锗：技术、建模和设计以及纳米电子：纳米线、分子电子和纳米器件”一书的撰稿人。此外，还有国际中文版的 ESD：电路与器件；ESD：射频 (RF) 技术与电路；ESD 设计与综合 (2014)。

他是 260 项美国专利的获得者，并在 ESD 和 CMOS 闩锁方面撰写了 150 多篇技术论文。自 2007 年以来，他一直担任专利诉讼的专家证人；并且还成立了有限责任公司 (LLC) 咨询业务，支持专利、专利撰写和专利诉讼。在他的有限责任公司中，Voldman 担任 DRAM 开发、半导体开发、集成电路、软件和静电放电案件的专家证人。他目前正在为律师事务所和技术公司撰写专利。Steven Voldman 在马来西亚、斯里兰卡和美国提供有关发明、创新和专利的教程和讲座。