

大师高级课程系列之

高速串行链路设计技术 (SERDES)

High-Speed Serial Links Circuit Design Techniques (SERDES)

2017 年 8 月 14 日 – 8 月 15 日 | 上海

一、为什么参加：

本课程概述了与有线通信系统中使用的高速 I / O 收发器相关的电路设计技术。课程的第一部分将简要介绍电互连通道损耗的主要来源，如皮肤效应、介电损耗以及由阻抗不连续性引起的反射，然后介绍高速串行 I / O 发射器和接收器的电路实现。接下来讨论关于均衡器拓扑的关键电路细节，包括有限脉冲响应 (FIR) 滤波器，连续时间线性均衡器 (CTLE) 和判决反馈均衡器 (DFE)。随后讲述嵌入式时钟 (CDR-based) 和前向时钟系统的高性能时钟电路。本教程总结了当前/未来的 I / O 研究方向和光学 I / O 的介绍。

This course provides an overview of circuit design techniques relevant to high-speed I/O transceivers used in wireline communication systems. The first part of the course will provide a brief overview of the dominant sources of electrical interconnect channel losses, such as skin effect, dielectric loss, and reflections due to impedance discontinuities. Next, circuit implementations of high-speed serial I/O transmitters and receivers are covered. This follows with a discussion on key circuit details of common equalizer topologies, including finite-impulse-response (FIR) filters, continuous-time linear equalizers (CTLE), and decision-feedback equalizers (DFE). High-performance clocking circuitry both for embedded-clock (CDR-based) and forwarded-clock systems are then presented. The tutorial concludes with a brief discussion of current/future I/O research directions and an introduction to optical I/O.

二、谁应该参加：

参加本课程需要具备基本的模拟电路知识，对 SERDES 感兴趣的设计工程师，设计经理，在校的高年级本科生、研究生等。

Advanced undergraduate or graduate students and practicing engineers who wish to develop a solid knowledge of SERDES. A basic understanding of analog circuits is assumed.

三、课程主办单位：

上海林恩信息咨询有限公司

上海集成电路技术与产业促进中心

四、课程安排

课程时间：2017 年 8 月 14 日—8 月 15 日（2 天）

报到注册时间：2017 年 8 月 14 日， 上午 8:30-9:00

课程地点：上海集成电路技术与产业促进中心（上海市浦东新区张东路 **1388** 号 **21** 幢）

五、课程注册费用

课程注册费用 4500 元/人（含授课费、场地租赁费、资料费、课程期间午餐），学员交通、食宿等费用自理（报名回执表中将提供相关协议酒店信息供选择）。

优惠折扣：在校学生注册费用 3500 元/人；

4 人以上团体报名优惠可协商；

六、报名方式

请各单位收到通知后，积极选派人员参加。报名截止日期为 2017 年 8 月 11 日，请在此日期前将报名回执表发送 Email 至：

邮件：steven.yu@lynneconsulting.com

报名咨询电话：021-51096090；

或者添加微信：136 7161 3108（手机），暗号：SERDES 课程。

关于付款：

请于 8 月 11 日前将全款汇至以下账户。并备注（SERDES 课程+单位/学校+姓名）

银行信息：

户 名：上海林恩信息咨询有限公司

开户行：上海银行曹杨支行

帐 号：31658603000624127

支付宝信息：

公司名称：上海林恩信息咨询有限公司

支付宝账号：pay@lynneconsulting.com

七、课程具体安排

第一天： 8 月 14 日（星期一）

1、Electrical Channel Properties and Modeling Techniques

电通道属性和建模技术

2、High-Speed Transmitter and Receiver Circuit Design

高速发射机和接收机电路设计

3、Equalizer Techniques and Circuit Design（part1）

均衡器技术与电路设计（上部）

第二天： 8 月 15 日（星期二）

4、Equalizer Techniques and Circuit Design（part2）

均衡器技术与电路设计（下部）

5、Clocking Architectures and Circuit Design

时钟架构和电路设计

6、Future Trends/Research Directions

未来趋势/研究方向

八、教授简介

Samuel Palermo 教授

IEEE 会员

2013 年 NSF-CAREER 奖

IEEE CASS 理事会任职 (2011-2012)

IEEE 固态电路学会的杰出讲师

2009 年 ISSCC 杰出技术方向论文奖

2014 年中西部电路与系统研讨会最佳学生论文奖

2016 年达拉斯电路系统学会的最佳学生论文奖

Intel, Hillsboro, OR 从事高速光电 I / O 架构的研究 (2006-2008)

IEEE Transactions on Circuits and System - II 副主编 (2011-2015)



Samuel Palermo 分别于 1997 年和 1999 年在德州农工大学获得电气工程学士和硕士学位, 2007 获得斯坦福大学电气工程博士学位。

1999 年至 2000 年, 他与德州仪器 (TI) 合作, 负责设计高速串行数据通信的混合信号集成电路。从 2006 年到 2008 年, 他曾在 Intel, Hillsboro, OR 从事高速光电 I / O 架构的研究。2009 年, 他加入德州农工大学电气与计算机工程系, 现任

副教授。他的研究兴趣包括高速电气和光互连架构, 高性能时钟电路和集成传感器系统。

Palermo 博士获得了 2013 年 NSF-CAREER 奖, 他是 Eta Kappa Nu 和 IEEE 的会员。他曾在 2011 年至 2015 年期间担任 IEEE Transactions on Circuits and System - II 副主编, 并于 2011 年至 2012 年在 IEEE CASS 理事会任职。他目前是 IEEE 固态电路学会的杰出讲师。他曾获得 2009 年 ISSCC 杰出技术方向论文奖, 2014 年中西部电路与系统研讨会最佳学生论文奖, 以及 2016 年达拉斯电路系统学会的最佳学生论文奖, 2014 年获得德州农工大学电气与计算机工程系杰出教授奖, 2015 年获得工程学院奖学金。