

大师高级课程系列之

高性能低功耗锁相环与 SERDES 设计高级课程

“High-Performance Low-Power PLL and SERDES Design”

2016 年 6 月 06-07 日 | 上海

一、为什么参加：

向大师拉扎维教授学习 PLL 和 SerDes 的设计，拉扎维教授的优秀教学技巧及先进技术深厚知识会有条不紊地提升你对当前半导体行业热点课题的理解。

To learn PLL and SERDES design from the master. Razavi's outstanding teaching techniques and his deep knowledge of the state of the art will methodically elevate your understanding of these hot topics in today's semiconductor industry.

二、谁应该参加：

参加本课程需要具备基本的模拟电路知识，对 PLL 和 SerDes 感兴趣的设计工程师，设计经理，在校的高年级本科生、研究生等。

Advanced undergraduate or graduate students and practicing engineers who wish to develop a solid knowledge of PLLs and SERDES. A basic understanding of analog circuits is assumed.

三、课程安排

课程时间：2016 年 06 月 06—07 日（2 天）

报到注册时间：2016 年 6 月 06 号，上午 8:30-9:00

课程地点：上海集成电路技术与产业促进中心（上海市浦东新区张东路 1388 号 21 幢）

四、课程注册费用

课程注册费用 4200 元/人（含授课费、场地租赁费、资料费、课程期间午餐），学员交通、食宿等费用自理（报名回执表中将提供相关协议酒店信息供选择）；

优惠折扣：在校学生注册费用 3200 元/人；

4 人以上团体报名优惠可协商。

五、报名方式

请各单位收到通知后，积极选派人员参加。报名截止日期为 2016 年 05 月 27 日,请在此日期前将报名回执表发送 Email 或者传真至:

邮件: steven.yu@lynneconsulting.com

传真: 021-3327-5892

报名咨询电话: 021-51096090

六、课程具体安排

第一天课程: 2016 年 06 月 06 日 (9:00-17:00)

1、电荷泵锁相环基本概念/ Fundamental Charge-Pump PLL Concepts:

基本架构, 相位和频率锁定, 循环动力学, 缺陷的影响;

Basic architecture, phase and frequency locking, loop dynamics, effect of imperfections

2、全数字锁相环/ All-Digital PLLs:

基本架构, 优点和缺点, 时间数字转换器设计, 相位噪声的制定, 最先进技术设计实例;

Basic architecture, advantages and disadvantages, time-to-digital converter design, phase noise formulation, examples of state of the art

3、数字控制振荡器/ Digitally-Controlled Oscillators:

数字调谐环和液晶振荡器, 调谐分辨率和相位噪声之间的权衡, 最先进技术设计实例;

Digital tuning of ring and LC oscillators, trade-offs between tuning resolution and phase noise, examples of the state of the art

第二天课程: 2016 年 06 月 07 日 (9:00-17:00)

4、数据及时钟恢复电路设计/ CDR Design:

NRZ 数据时钟恢复问题, 鉴相器的拓扑结构, CDR 架构, 抖动特性, 最先进技术案例研究;

Problem of clock recovery from NRZ data, phase detector topologies, CDR architectures, jitter characteristics, state-of-the-art case studies

5、判决反馈均衡器/ Decision-Feedback Equalizers:

判决反馈均衡器构架分析与设计，半速率，Quarter 速率，非回旋式判决反馈均衡器，最先进技术案例研究；

Analysis and design of DFE architectures, half-rate, quarter-rate, unrolled DFEs, state-of-the-art case studies

6、线性均衡器/ Linear Equalizers:

连续时间线性均衡器基本设计原则，功率增益带宽权衡，连续时间线性均衡器拓扑结构；

Fundamental CTLE design principles, power-bandwidth-gain trade-offs, CTLE topologies

7、发射机设计/ Transmitter Design:

基本构架，多路复用器和前馈均衡器设计，最先进技术案例研究；

Basic architecture, multiplexer and FFE design, state-of-the-art studies

七、教授简介

Prof. Behzad Razavi



毕查德·拉扎维教授于 1985 年在沙里夫理工大学的电气工程系获得理学学士学位，并分别于 1988 年和 1992 年在斯坦福大学电气工程系获得理学硕士和博士学位。他曾在 AT&T 贝尔实验室工作，随后又受聘于 Hewlett-Packard 实验室，直到 1996 年为止。1996 年 9 月，他成为加利福尼亚大学洛杉矶分校的电气工程系副教授，随后晋升为教授。目前他从事的研究包括无线收发、频率合成，高速数据通信及数据转换的锁相和时钟恢复。他出版了 150 多篇论文和七本书，并获得了他的研究、教学和作者的众多奖项。

1992 年至 1994 年毕查德·拉扎维教授于普林斯顿大学担任助教，1995 年于斯坦福大学担任助教。1993 年至 2002 年，毕查德·拉扎维教授服务于国际固态电路协会 ISSCC (International Solid-State Circuits Conference)，1998 年至 2002 年，服务于超大规模集成电路论坛。同时担任 IEEE 固态电路、IEEE 电路及系统、高速电子等刊物特约编辑。

毕查德·拉扎维与 1994 年因为卓越的编辑能力获 ISSCC 的 Beatrice 奖，1994 年在欧洲固体电子会议上获最佳论文奖，1995 年和 1997 年 ISSCC 的最佳专题小组奖，1997 年 TRW 创新教学奖，1998 年 IEEE 定制集成电路会议最佳论文奖，2001 年度 McGraw-Hill 第一编辑奖，2001 年获得 ISSCC 的 Jack Kilby 杰出学生论文奖和卓越的编辑能力的 Beatrice 奖，2006 年获得洛克希德马丁优秀教学奖，2007 年获得 UCLA 教员教学奖，2009、2012 年获得 CICC 最佳邀请论文奖，2012、2015 年获得超大规模集成电路会议最佳学生论文奖及 2103 年 CICC 最佳论文奖，

2012 年，毕查德·拉扎维由于在固态电路领域做的突出贡献被 IEEE 固态电路协会授予 Donald O. Pederson 奖。Donald O. Pederson 奖是 IEEE 固态电路的一个技术领域奖，该奖每年由 IEEE 固态电路委员会颁发给那些“对固态电路领域有突出贡献”的人，2014 年获得美国工程教育学会 PSW 教学奖。

毕查德·拉扎维教授同时也被评为国际固态电路会议（ISSCC）50 年以来排名前 10 位的作者之一。他是 IEEE 著名讲师、特别会员。

八、组织单位（排序不分先后）



摩尔学堂（www.moorext.com）

摩尔学堂专注于半导体人才培养，首家泛 IC 领域 MOOC 分享平台！



扫描左图摩尔学堂官方微信公众账号二维码，关注摩尔学堂官方微信（微信号：[moorexuetang](https://www.moorexuetang.com)），系统会自动回复学习卡获取链接，点击链接将会获取 200 芯币学习卡关注奖励！

手机扫描下图课程内容信息二维码，手机查看详细课程信息及参与课程分享！



咨询电话：021-5109 6090