



RFIT 研讨会系列之---高级射频集成电路设计培训课程

Advanced RFIC Design

2014 年 8 月 27-30 日，2014 IEEE 国际射频集成技术研讨会--2014 IEEE International Symposium on Radio-Frequency Integration Technology (RFIT2014)即将在合肥举行，借此研讨会，我们将举办高级射频集成电路培训课程，届时 RFIC 设计领域的 3 位权威教授：Prof. Thomas H. Lee、Prof. C. Patrick Yue、Prof. Asad A. Abidi 将分别在上海、合肥为我们带来精彩的 RFIC 设计培训课程。

承办方：上海林恩信息咨询有限公司；

一、课程对象：本课程属于射频集成电路设计高级课程，适合具有一定基础的学员：射频电路、无线通讯等设计人员、模拟/数模混合电路设计人员、器件建模等相关领域的研究人员和管理人员、集成电路专业研究生以及对射频集成电路感兴趣的人。

二、举办时间及地点：

2014 年 8 月 26 日-27 日(上海)-上海浦东新区张江高科技园区张衡路 429 号（上海交通大学信息安全工程学院）；

2014 年 8 月 30 日（合肥）-安徽省合肥市中国科技大学（东区）（具体地址开课前通知）；

三、其他事项：

(一) 报名：

1、报名时间：2014 年 7 月 15 日至 8 月 23 日止；

2、报名方式：填写报名表格（附后），于 08 月 23 日前将填好的报名表发送至联系人邮箱（附后）

(二) 费用：（含授课费、课程教案、茶歇及午餐费、教授签名证书、与教授合影）

| 时间 | 授课专家 | 授课地点 | 报名费用 (人民币) | 团体报名优惠 | 同时报名参加上海 、合肥课程优惠 |
|--------------------|----------------------|------|---------------|---|--|
| 2014/8/26 (星期二) | Prof. Thomas H. Lee | 上海 | 3300元/人 | 团体折扣价：3人及以上 (3150元/人)；5人及以上 (3000元/人)，在校学生 报名八折优惠。 | 基准价4200元/人，3 人及以上(4000元/ 人)；5人及以上 (3680元/人)，在校 学生报名八折优惠。 |
| 2014/8/27 (星期三) | Prof. C. Patrick Yue | 上海 | | | |
| 2014/8/30 (星期六) | Prof. Asad A. Abidi | 合肥 | 1200元/人 | 团体折扣价：3人及以上 (1000元/人)；5人及以上 (800元/人)，在校学生报 名八折优惠。 | |



2、培训食宿：学员午餐由会务组统一安排，往返交通及住宿费用自理，需要住宿的学员可提前预定。

上海：国际人才城酒店（协议价 458 元/天起）

张江置业宾馆（协议价 200 元/天起）

合肥：高速开元国际大酒店（协议价 400 元/天起）

附近快捷酒店（130 元/天起）

3、相关费用请汇入会务组账号(或根据报名回执现场交付)。

收款单位：上海林恩信息咨询有限公司

开 户 行：上海银行曹杨支行

账 号：316586 03000624127

(汇入账户的学员，请将汇款底单传真至 021-3327 5892 或者扫描邮件至会务组邮箱：

steven.yu@lynneconsulting.com

(三) 联系方式：

联系人：余小阳，021-5109 6090，13671613108；

蔡伟，0551-63602645,18055158462 (Prof. Asad A. Abidi 合肥课程咨询)；

联系邮箱：余小阳：steven.yu@lynneconsulting.com

蔡伟：caiwei@ustc.edu.cn

(四) 课程内容：

本课程属于高级射频集成电路设计培训课程，适合具有一定基础的学员：偏重设计中的实际问题，RFIC

权威教授：Prof. Thomas H. Lee 和 Prof. C. Patrick Yue 在上海、Prof. Asad A. Abidi 在合肥为我们带来以下课程

内容：

CMOS RF IC Design

(Prof. Thomas H. Lee, August 26, 2014, Shanghai)

1、Impedance transformation

▲When to do it; When not to do it; how to do it

▲Bode-Fano limits on matching bandwidth



- ▲ Unintended transformation by active circuits: "Strange impedance behaviors (SIBs); simple models and examples
- ▲ Conscious exploitation of SIBs
- 2、Noise in linear, time-invariant (LTI) systems
 - ▲ LNA design: Noise match vs. power match
 - ▲ How to use SIBs to achieve good noise and power match simultaneously
 - ▲ Noise "cancellation"
- 3、Noise in linear, time-varying (LTV) systems
 - ▲ Phase noise in oscillators: Theory and practice
 - ▲ Noise in mixers
- 4、Nonlinearity
 - ▲ Figures of merit: 1-dB compression point; intermodulation intercepts (IP2, IP3); adjacent-channel power ratio (ACPR); spurious-free dynamic range (SFDR)
 - ▲ Nonlinearity reduction techniques: Feedback; strong and weak feedforward
- 5、Techniques for circuit design at extremes of frequency
 - ▲ Amplifier bandwidth extension techniques: Shunt peaking; bridged T-coil; distributed architectures; Ft-doubler
 - ▲ Oscillator and synthesizer frequency extension techniques: Multiphase push-push-push; frequency multiplication with nonlinear elements; injection locking (if time permits)
 - ▲ Power combining structures and strategies: Corporate combiners; free-space combining
 - ▲ Interconnect: Microstrip, stripline, coplanar waveguide

Practical RFIC Implementation Techniques in Scaled CMOS Technologies

(Prof. C. Patrick Yue, August 27, 2014, Shanghai)

- 1、CMOS for RFIC Products
 - ▲ Trends in wireless communication and RFIC integration
 - ▲ RF technology options: to use or not to use?
 - ▲ Scalability of RF CMOS beyond 130nm: device characteristics and passive component quality at RF
- 2、RF Device and Passive Component Modeling
 - ▲ MOSFET macro modeling and layout optimization



- ▲Physical modeling and layout optimization for inductors
- ▲Transformer design trade-offs and circuit applications
- ▲Varactor modeling and optimization - diode vs. MOS
- ▲Test structure design and characterization techniques

3、 Technology Key Circuit Blocks

- ▲T/R switch - improve P-1dB and isolation with tuned circuits
- ▲LNA - topology, sizing and biasing for noise and power
- ▲Mixer - topology, linearity and noise considerations
- ▲VCO - phase noise, power and tuning range optimization

4、 Modeling, Substrate Noise and ESD Techniques

- ▲Methodology for predictable design using RF sub-circuits
- ▲Supply and substrate noise coupling
- ▲RF ESD protection strategy from a system perspective

Systematic Design of Oscillator Circuits

(Prof. Asad A. Abidi, August 30, 2014,Hefei)

In this one day tutorial/short course, Prof. Asad A. Abidi will present his unique highly valued training methods and contents of oscillator design based on fundamental analysis and calculation, not the common PDK-based and EDA-based “error-and-try” optimization. It will most benefit circuit designers in industry involved with oscillators and frequency synthesizers.

- ▲Noise processes in CMOS oscillators;
- ▲Time-domain jitter calculation;
- ▲Effects of white noise and flicker noise etc.;
- ▲What dominates the jitter and phase noise?
- ▲Where are they arise from?
- ▲Theoretical analysis and design of circuits with validation;
- ▲Straightforward expressions for period jitter and phase noise enable manual design;
- ▲Design guidance from ring and LC oscillator.



(五) 教授简介:

Thomas H. Lee 教授简介:



Thomas H. Lee教授 分别于1983, 1985和1990年取得了麻省理工学院电子工程专业学士学位、硕士学位及博士学位。1990年, 他加入了 Analog Devices, 在那里他首次参与到高速时钟恢复装置的设计。1992年他加入了位于加利福尼亚州的Rambus, 在 Rambus他发明了500兆字节的CMOS动态存储器高速模拟电路。

他也对 StrongARM, Alpha and AMD K6/K7/K8 的处理机的锁相环合成器的发展做出了杰出的贡献。1994 年以来, 他一直担任斯坦福大学电子工程系的教授。他的研究一直集中在千兆赫速度的有线和无线集成电路, 其建立在传统的硅技术尤其是 CMOS 基础上。

Thomas H. Lee 教授曾两度在国际固态电路会议上获最佳论文奖, 作为国际固态电路会议中最佳学术论文的合著者, 在 CICC 上被授予最佳论文奖。同时也是帕卡德基金会奖学金获得者。

Thomas H. Lee 教授是一个杰出的 IEEE 固态电路和微波学会讲师。他拥有 35 项美国专利, 撰写了 CMOS 射频集成电路设计 (第二版) 及平面微波工程, 这两本书都在剑桥大学出版社出版。他也是其余 4 本有关射频电路设计的合著者, 并创立了矩阵半导体。2011 四月初, 他被授予了 Ho-Am 工程奖 (俗称 “韩国的诺贝尔”) 。

C. Patrick Yue 教授简介:



Patrick Yue 教授现任 Associate Provost for Knowledge Transfer (AP-KT), 香港科技大学电子计算机工程的教授。同时也是该校工程学院的工业参与与实习中心的创始董事。他目前感兴趣的研究领域包括: 高速光通信收发系统芯片 (SOC), 应用于生物系统植入的无线电力传输和电源管理 IC, 以及用于照明、展示的 LED 系统芯片微系统。

基于他博士期间在斯坦福的研究, 1998 年, 他创办了 Atheros 通信。他将专业知识应用在 CMOS 射频晶体管和无源元件建模上, 使得世界上 802.11a 5-GHz CMOS 射频收发器问世。在 2002 年, 为了开发 10-Gbps CMOS serdes IC 产品的光电建模, 他加入了名为 Aeluros 的新兴公司, 此模型是基于 XAUI 接口设计。Patrick Yue 教授在 2011 年进入香港科技大学执教之前, 曾在斯坦福大学担任咨询教师一职, 也曾在卡内基梅隆大学和加利福尼亚大学巴勃拉分校任教。他仍然对科技创业饱含激情, 同时也是一些总部设在美国和中国大陆的 IC 初创公司的活跃顾问。



Patrick Yue 教授曾投稿 100 多篇同行评审的技术论文和两本著作的章节。他也荣获了 13 项美国专利，其中大部分都涉及 IC 产品。他一直是 IEEE 杂志固态电路的论文被引用次数最多的作者之一（谷歌引文索引超过 1000 次）。他也是 2003 年度国际固态电路会议最佳学者论文奖的共同获得者之一。

同时也一直在为许多国际会议的执行，组织和技术方面服务，包括 IEEE 国际无线电研讨会，IEEE 超大规模集成电路研讨会，IEEEVLSI 电路研讨会，亚洲固态电路会议，VLSI 设计、自动化与测试国际研讨会，IEEE 射频集成技术国际研讨会。自 2011 年以来，他一直担任 IEEE 电子器件快报的主编。

Asad A. Abidi 教授简介：



Asad A. Abidi 教授于 1976 年以优异的成绩取得帝国理工学院（英国学士学位，随后分别于 1978、1981 年取得加州大学伯克利分校电子工程专业硕士、博士学位。

从 1981 年至 1984 年，任贝尔实验室高级 LSI 开发实验室的主任研究员。1985 年，加盟加州大学洛杉矶分校，目前电子工程系教授。他的研究兴趣集中在 CMOS 射频设计，数据高速模拟集成电路的设计、转换以及模拟信号处理的其他技术。

从 1992 年至 1995 年，Abidi 教授担任 IEEE 固态电路杂志主编。1997 年当选 IEEE 院士。2007 年当选美国工程院院士。同年，获 IEEE Donald O. Pederson 奖，IEEE Donald O. Pederson 奖是 IEEE 固态电路的一个技术领域奖，该奖每年由 IEEE 固态电路委员会颁发给那些“对固态电路领域有突出贡献”的人。2009 年当选第三世界科学院院士。